УДК 681.30001.751

ОТКАЗО-УСТОЙЧИВОСТЬ И ЖИВУЧЕСТЬ НЕЙРОАВТОМАТНО-СЕТЕВЫХ МНОГОУРОВНЕВЫХ РЕГУЛЯТОРОВ

О.И. Филиппенко

Кандидат технических наук Украинская Государственная академия железнодорожного транспорта пл. Фейербаха, 7, г. Харьков, Украина, 61050

Описан синтез отказоустойчивых и живучих нейроавтоматносетевых многоуровневых регуляторов. Предложен метод оценки их отказоустойчивости. Приведен пример расчета отказоустойчивого и живучего нейроавтоматно-сетевого многоуровневого пропорционально-дифференциального регулятора

1. Введение

Нейроавтоматно-сетевые многоуровневые регуляторы (НАСМ-регуляторы) в основном предназначены для применения в системах регулирования (стабилизации) реального времени неустойчивых динамических объектов, отказы в которых могут привести к техногенным катастрофам или к их утрате, а времени на обнаружение, отыскание и устранение неисправностей они не имеют. В перспективе, с применением VISI технологий НАСМ-регуляторы большой интеграции, состоящие из большого числа нейроавтоматов и связей между ними, могут быть исполнены на больших чипах или кремниевых пластинках. Производственные дефекты при изготовлении чипов или кремниевых пластин неизбежны. Поэтому важным элементом в разработке НАСМ-регуляторы большой интеграции является создание их архитектурной отказоустойчивости без каких либо встроенных средств обнаружения, отыскания и устранения неисправностей, поскольку реализация таких средств в свою очередь так же требует наличие средств обнаружения, отыскания и устранения неисправностей. Образуется известный замкнутый круг. Прежде чем перейти к предложенным архитектурам НАСМ-регуляторов, призванным разорвать этот круг, рассмотрим, как эта проблема решается при построении отказоустойчивых искусственных нейронных сетей, поскольку по своей задумке нейроавтоматные сети ближе всего, чем иные вычислительные структуры, подходят к искусственным нейронным сетям. Известно, что отказоустойчивые структуры избыточны. Весь вопрос заключается в том, как вводится эта избыточность, и каким образом и какими средствами она реализуется? Избыточные элементы, такие как нейроны и связи между ними, встраиваются в исходную нейронную сеть (НС) для замещения функций отказавших элементов. Различными исследователями предложены различные способы введения избыточности. Метод дублирования всех нейронов в скрытом слое многослойных персептронов при распознавании образов предложили Emmerson M.D. и Damper [1]. Используя операцию весового суммирования, Phatak и Koren дублируют скрытые нейроны [2]. Множественную модульную избыточность используют Tohma Y. и Koyanagi [3], Fuhrman, Chutani, и Nussbaumer [4]. При использовании весового переобучения встроенной избыточности не требуется. Обновление веса осуществляется путем минимизации разницы между сбоящими и не сбоящими сетями [5]. Simon [6] предложил метод распределения веса равномерно по всей сети. Кроме того, в работах [7-11] были предложены разнообразные параллельные процессы весового переобучения и генетические алгоритмы обучения. В работе [12] предложена отказоустойчивая многоуровневая нейронная сеть с аппаратной избыточностью и весовым переобучением с целью реализации самовосстанавливающихся нейронных сетей. В качестве основной идеи повышения отказоустойчивости многослойных НС считается избыточность и весовое обучение. Для передачи выхода нейрона в следующий слой для уменьшения количества связей используется техника временного мультиплексирования. Устройство выборки помещено между всеми слоями. Оно выбирает один выход от заданного нейрона в предыдущем слое и подает его ко всем нейронам в следующем слое одновременно.

Кроме того, нейроны в среднем и выходном слое содержат регистры для хранения весов, которые задаются весовым контроллером. Набор весов для каждого нейрона хранится в весовой таблице. Некоторое количество избыточных нейронов введено в средний и выходной слои для замещения отказавших нейронов в этом же слое. Обучение веса в среднем и выходном слоях обновляются по генетическому алгоритму, реализованному на процессоре генетического алгоритма (ГА) и памяти для хранения хромосом, используемых генетическим алгоритмом. Все нейроны за исключением входного слоя содержат устройство обнаружения отказа нейрона. Достигается это копированием целой функции нейрона для сравнения выходов. У всех компонентов НС (нейронов, межнейронных связей, весов, устройств выборки, регистров хранения информации, весового контроллера, процессора ГА, памяти, общих шин, устройств обнаружения отказов нейронов) возможны отказы. При исследовании отказоустойчивости многоуровневой нейронной сети с генетическим обучением [12] предполагалось, что устройства выборки, обнаружения отказа нейрона и общие шины безотказны. Более того, игнорируются отказы весовых таблиц в хромосомной памяти, весовых контроллеров, селекторов и процессоров ГА. По сути дела исследуется только предложенный генетический алгоритм переобучения весов НС для повышения отказоустойчивости нейронной сети.

Во всех перечисленных работах, по сути, в различных формах предлагаются различные «механизмы» самовосстановления, которые могут автоматически устранять сбои с помощью встроенных аппаратных цепей.

Целью данной работы является синтез HACM-регуляторов, не требующих никаких встроенных средств обнаружения, отыскания и устранения неисправностей, и оценка их отказоустойчивости и живучести.

2. Условные обозначения и термины

2.1. Условные обозначения

ИПФ - импульсная передаточная функция. КС - коммутационная структура.

- НА нейроавтомат.
- НАС нейроавтоматная сеть.

НАСК - нейроавтоматно-сетевая колонка.

НАСМ-регулятор - нейроавтоматно-сетевой многоуровневый регулятор.

НАСП - нейроавтоматно-сетевой преобразователь. НС - нейронная сеть.

СВП - скалярно-векторный преобразователь.

САР - система автоматического регулирования.

3.Постановка задачи

Задана классическая физически реализуемая импульсная передаточная функция (ИПФ) регулятора [13, 14] в виде:

$$W(z) = \frac{y(z)}{x(z)} = \frac{a_0 + a_1 z^{-1} + \dots + a_m z^{-m}}{1 + b_1 z^{-1} + b_2 z^{-2} + \dots + b_n z^{-n}}$$
(1)

Известно, что выходной сигнал у[iT] = Z-1{y(z)} вычисляется по формуле

$$y[iT] = \sum_{k=0}^{m} a_k x[(i-k)T] - \sum_{k=1}^{n} b_k y[(i-k)T)].$$
(2)

Необходимо синтезировать регулятор, реализующий функцию (2), не требующий никаких встроенных средств обнаружения, отыскания и устранения неисправностей.

4. Этапы синтеза отказоустойчивых нейроавтоматносетевых регуляторов

Вычисления, необходимые для решения уравнения (2), могут быть легко выполнены на ЦВМ. Необходимо выполнить (m + n) сложений и вычитаний и (m + n + 1) умножений. В каждый период квантования по времени операции сложения, вычитания и умножения повторяются, но над различными данными. x[(i-k)T][k-=[0,m] - временная последовательность сигналов, принимающая значения действительных чисел. Операции сложения, вычитания и умножения должны быть выполнены над действительными числами.

Для повышения надежности функционирования систем широко используются различные методы введения структурной и информационной избыточности, в том числе и средств обнаружения, отыскания и устранения неисправностей [15-22]. Первое, что приходит на ум для надежности вычислений (2) - использовать модель выборки и сравнения результатов вычислений п работающих вычислителей по принципу m из n (m < n). Если результаты вычислений m из n параллельно работающих вычислителей совпадают, то устройство выборки выдает результат любого из m работающих устройств. Вся ответственность за надежность вычислений лежит на надежности устройстве выборки и сравнения. Возникает проблема обеспечения надежности устройства выборки и сравнения, и все начинается с начала. Возможна и другая модель - модель параллельного (в понимании, принятом в системах автоматического регулирования (САР)) соединения вычислителей. При этом входы n вычислителей соединены вместе, а выходы поданы на входы суммирующего устройства. Выходной сигнал у[iT] суммирующего устройства умножается на 1/п. Полученный результат является результирующим в данный квант времени В этом варианте могут наблюдаться следующие отказы: отказы k вычислителей, или отказы элементов в k вычислителях. В случае, когда при отказе вычислителя на его выходе появляется нуль, ошибка результирующего вычисления будет равна $\left(1-\frac{n-k}{n}\right)$. 100%, где п

– начальное исходное число работающи́х вычислителей, k – число отказавших вычислителей. Казалось бы, что задача надежности вычисления решена. Действительно, зная интенсивность отказа вычислителя и заданное время правильного функционирования процесса вычислений, всегда можно выбрать такое п, при котором ошибка вычисления будет меньше или равна заданной. Однако никто не гарантирует, что при выходе из строя вычислителя на его выходе будет обязательно нуль. При неисправности вычислителя на выходе можно ожидать выходной сигнал сколь угодно большой величины. В этом случае, приведенная выше формула для вычисления ошибки оказывается непригодной. Поэтому рассмотренные выше модели вычислений не пригодны для надежностных вычислений. Для обеспечения отказоустойчивости вычислений эти модели требуют введения специальных устройств обнаружения, отыскания и устранения неисправностей. При этом возникает извечный вопрос. А кто будет обеспечивать надежность этих устройств, т.е. кто будет сторожить «сторожей»?

Решение этой проблемы следует искать не только в методах повышения надежности путем уменьшения причин появления отказов (элементов, модулей, подсистем, систем), а и в методах устранения или уменьшения последствий отказов.

Вероятно первым, кто рассмотрел решение этой проблемы, был Фон Нейман [23, с. 68 -130]. В этой работе он подробно рассмотрел проблему построения надежных автоматов и предложил метод синтеза безотказных структур. Винер [24] также рассмотрел один из аспектов этой проблемы, а именно, неправильное функционирование вычислительных машин, вызванное сбоями или отказами их модулей. Немного позднее Мур и Шеннон опубликовали свою статью [25] о надежных схемах из ненадежных элементов. Позднее было опубликовано множество работ по этой тематике, но пионерами этого научного направления, остались выше перечисленные авторы. Эти идеи легли в основу разработки методов синтеза отказоустойчивых и живучих нейроавтоматно-сетевых многоуровневых регуляторов.

Первое, что необходимо было сделать для их реализации, это разработать или выбрать отказоустойчивую вычислительную структуру. Классические ЦВМ, однородные [26] и искусственные нейронные [27] системы, структуры и среды были исключены из рассмотрения. Первые две потому, что для обеспечения их отказоустойчивой работы применяются специальные встроенные средства обнаружения, отыскания и устранения неисправностей; последние из соображения того, что в основном для обеспечения отказоустойчивости искусственных нейронных сетей они должны иметь специальные механизмы восстановления, которые смогли бы автоматически устранять сбои с помощью встроенных аппаратных цепей. Создавать отказоустойчивую вычислительную структуру не пришлось, поскольку к этому моменту времени она была создана. Основы построения нейроавтоматно-сетевых вычислительных структура были заложены в 80-х годах и описаны в [28]. Нейроавтоматная сеть (НАС) состоит из отказоустойчивых модулей, выполняющих операции копирования, ветвления, слияния, арифметического целочисленного сложения, умножения и деления. Модули состоят из структурно связанных кортежей гомогенных нейроавтоматов (НА), которые предопределенно случайным образом взаимодействуют между собой. Предопределенность определяется структурой, а случайность - «механизмом» взаимодействия (коммутационных структур (КС)) НА-ов между собой. В результате коллективного взаимодействия КА-ов между собой выполняется определенная операция. Отказоустойчивость обеспечивается наличием большего числа НА-ов и «механизмов» их случайного взаимодействия между собой, чем это необходимо для точного выполнения вычислений. В НАС отсутствуют такие понятия как основное и резервное соединение элементов НАС, поскольку существуют только основные соединения, а резервные вообще отсутствуют. Поэтому и термин избыточность в общепринятом смысле к НАС модулям не совсем применим. Можно говорить только о том, что исходное число НА-ов и «механизмов» их случайного взаимодействия между собой в базовых модулях НАС больше критически необходимого для точного выполнения операций. Пока число исправных НА-ов базовых НАС модулей не станет (из выхода НА-ов из строя) меньше критически необходимого числа, операций выполняются точно [29] при условии, что коммутационные структуры свободны от отказов. Для решения уравнения (2) необходимы операции над действительными числами. Вычислительные операции, выполняемые в НАС – это операции над целыми числами. Поэтому уравнение (2) в таком виде не может быть реализовано НАС, и должно быть преобразовано к виду, позволяющему его реализацию на НАС. Уравнение (1) ни что иное, как цифровой фильтр [30] прямой формы представления. В работах [31-33] предложены методы преобразования разностных уравнений линейных цифровых фильтров прямой, каскадной и параллельной форм представления к целочисленному виду. Реализация целочисленных уравнений на НАС по прежнему остается невозможна из-за того, что элементы x[(i-k)T] входной временной последовательности (2) есть действительные числа. Их необходимо было преобразовать к целозначному виду. Для этого была предложена идея калибровочной симметрии сигналов и передаточных функций [34] прямой, каскадной и параллельной форм представления и методика проектирования нейроавтоматно-сетевых регуляторов перечисленных выше форм представления [35-37]. Эта методика включала в себя методы отображения сигнальных графов прямой, каскадной и параллельной целочисленных целозначных цифровых цепей на сигнальные графы нейроавтоматных сетей. Приведены правила проверки правильности полученных отображений. В результате была предложена структура нейроавтоматно-сетевого многоуровневого регулятора, показанная на рис. 1.



Рис. 1. Структурная схема нейроавтоматно-сетевого многоуровневого регулятора

Скалярная х[iT] величина временной последовательности преобразуется скалярно-векторным преобразователем (СВП) в вектор [38]

$$\begin{aligned} \mathbf{x}[iT] \rightarrow \widehat{\mathbf{X}}[iT] = \\ = \begin{bmatrix} \mathbf{x}_0[iT], \mathbf{x}_1[iT], \cdots, \mathbf{x}_r[iT], \cdots, \mathbf{x}_{2L-1}[iT] \end{bmatrix}^T \end{aligned} \tag{3}$$

$$\mathbf{x}_{\Gamma}[iT] = \begin{cases} 1 \cdot \text{sgn}\,\ell, \text{ если } |\mathbf{x}[iT]| \ge \mathbf{q} \cdot |\ell|.\\ 0, \qquad \text{если } \mathbf{x}[iT] < \mathbf{q} \cdot |\ell|. \end{cases}$$
(4)

где $x_{\Gamma}[iT]|_{\Gamma = [0,2L-1]} \in \{0,1,-1\}, l \in \{L, L-1, ..., 2, 1, -1, -2, ... - (L-1), -L\}$

Индекс г связан с индексом (номером уровня) l и наоборот следующим образом:

$$r = \begin{cases} L - \ell, & \text{если } \ell \in [1, 2, ..., L] \\ (L - 1) - \ell, \text{если } \ell \in [-1, -2, ..., -L] \end{cases},$$
(5)

$$\ell = \begin{cases} L - r, & \text{если} \quad r < L \\ (L - 1) - r, \text{если} \quad r > L - 1 \end{cases}$$
(6)

На рис. 2 приведен пример преобразования последовательности $x[iT] = sin(2\pi iT)$ (рис. 2а) в векторную последовательность $\widehat{X}[iT]$, представленную рис. 26. Выходы уровней СВП определяются уравнением (4).

На рис. 2 прямоугольниками, окрашенными в белый цвет, обозначены нулевые сигналы, в черный цвет – единичные.

Для примера приведем скалярно-векторное преобразование скалярной величина третьей временной последовательности x[3T] в вектор $\hat{\mathbf{X}}[3T] = [0,1,1,1,0,0.0,0]$ (см. рис. 2).

Подобным образом скалярная временная последовательность преобразуется в векторную $\widehat{\mathbf{X}}[iT]$ последовательность (3).

Векторные составляющие **X**[iT] образуются уровневыми временными последовательностями.

Обобщая вышесказанное можно сделать следующее заключение.

Скалярно-векторное преобразование временной последовательности длины N преобразуется в матрицу размерности (N-1) x (2L-1) столбцы которой есть векторы преобразования компонентов временной последовательности, а стоки представляют собой временные последовательности соответствующего уровня.

В результате преобразования образуется двумерная матрица, пример которой приведен на рис. 2.

Число уровней L, которое непосредственно связано с величиной квантования по уровню (q) СВП и масштабный коэффициент M (см. рис. 1) выбираются [31-38] таким образом, чтобы максимальная величина рассогласования сигналов у[iT] (2) и у [iT] (рис. 1) не превышала заданной величины ξ.



Рис. 2. Пример скалярно-векторного преобразования x[iT] скалярной последовательности в векторную $\widehat{X}[iT]$ последовательность

5. Оценка отказоустойчивости НАС структур при допущении о безотказности КС

Вычисление импульсной передаточной функции (1) сводится к вычислению 2L импульсных целочисленных, целозначных передаточных функций (рис. 1) с последующим суммированием результатов вычислений и умножения на весовой коэффициент q/M.

Структура МНАСР состоит из 2L одинаковых нейроавтоматно-сетевых регуляторов, 2L нейроавтоматно-сетевых преобразователей (НАСП) и СВП. Отказоустойчивость НАСМ-регуляторов определяется отказоустойчивостью его составляющих: НА, КС, НАСП и СВП и выходного сумматора.

Вначале рассмотрим отказоустойчивость МНАС для случая отказа только нейроавтоматов. При этом примем свободными от отказов КС, НАСП и свп. Подразумевается, что отказавшие нейроавтоматы подают на выход 0. В работе [38] показано, что время безотказной работы базовых НАС определяется периодом времени, в течение которого число работоспособных НА-ов будет больше или равно критическому числу. Под критическим числом понимается число НА-ов, при котором базовая НАС нечувствительна к отказам НА-ов.

Число (Nk) работоспособных элементов в момент времени tk определяется известным экспоненциальным законом отказов

$$N_k = N \cdot e^{-\lambda t_k}, \qquad (7)$$

где N = d_s - исходное число HA, λ - интенсивность отказов, t_k k-й момент текущего времени t, когда число работоспособных элементов равно Nk, d и s – целые положительные числа.

Из (7) для заданного N_k легко определяется момент времени tk:

$$t_{k} = \frac{\ln(\frac{N_{k}}{d^{s}})}{-\lambda}$$
(8)

Производная (t_k)' вычисляется следующим образом:

$$(t_{k}(s))' = -\frac{1}{\lambda} \lim_{d \to 0} \left[\frac{\ln(\frac{N_{k}}{d^{s+1}}) - \ln(\frac{N_{k}}{d^{s}})}{d} \right] =$$
$$= -\frac{1}{\lambda d} \ln \left[\frac{\left(\frac{N_{k}}{d^{s+1}}\right)}{\left(\frac{N_{k}}{d^{s}}\right)} \right] \qquad . \tag{9}$$

Рассмотрим расчет отказоустойчивости НАС пропорционально-дифференциального регулятора (ПДрегулятора) на примере реализации импульсной передаточной функции, записанной в виде

$$w(z) = \frac{y(z)}{x(z)} = \frac{b_0 z^0 + b_1 z^{-1}}{1 + a_1 z^{-1}},$$
(10)

где $b_0 = K \cdot 0.06$, $b_1 = -K \cdot 0.5$; K = 10 - коэффициент усиления, $a_1 = -0.02$.

Выходной сигнал уі записывается как

$$y_i = b_0 x_i + b_1 x_{i-1} - a_1 y_{i-1}$$
 (11)

Следуя [32], преобразование уравнения (10) сводится к виду, позволяющему реализацию на нейроавтоматных сетях.

Умножая обе части уравнения (11) на масштабный коэффициент М = g·d, где g и d - целые положительные числа и взяв целые части от выражений, заключенных в треугольные скобки, имеем:

$$M \cdot y_{i} = (< b_{0}g > x_{i} + < b_{1}g > x_{i-1})d -,$$
(12)
- < $a_{1} \cdot M \cdot y_{i-1} >$

Введя обозначение $\tilde{y}_i = M \cdot y_i$, уравнение (12) примет целочисленный вид

$$y_{i} = (\langle b_{0}g \rangle \cdot x_{i} + \langle b_{1}g \rangle \cdot x_{i-1})d - \langle a_{1} \cdot \tilde{y}_{i} \rangle.$$

$$y_{i} = \frac{\tilde{y}_{i}}{M}.$$
(13)

где $M = g \cdot d, g = 10, d = 10.$

Коэффициент М выбирается из условия минимизации ошибки рассогласования у_i сигналов, вычисленных по формулам (11) и (13).

Применив к входному сигналу x_i скалярно-векторное преобразование (4) получим систему целочисленных, целозначных уравнений следующего вида:

$$y_{0i} = (< b_0g > x_{0i} + < b_1g > x_{0(i-1)})d - - < a_1 \cdot \overline{y}_{0(i-1)} > . \overline{y}_{ri} = (< b_0g > x_{ri} + < b_1g > x_{r(i-1)})d - - < a_1 \cdot \overline{y}_{r(i-1)} > . \overline{y}_{(2L-1)i} = (< b_0g > x_{(2L-1)i} + < b_1g > x_{(2L-1)(i-1)})d - - < a_1 \cdot \overline{y}_{(2L-1)(i-1)} > . (14)$$

Выходной сигнал уі определяется как

$$y_{i} = \frac{q}{M} \sum_{i=0}^{2L-1} \bar{y}_{ri} + \xi_{i}.$$
 (15)

где число уровней L =256, q = 0,004.

Применив методику проектирования НАС регуляторов, изложенную в [35-38], получим отображение г-го «положительного» уровня многоуровневого НАС ПД-регулятора, описанного У_{гі} уравнением (из системы уравнений (14)) на нейроавтоматную сеть, представленную на рис. 3.



Рис. 3. Нейроавтоматная сеть r-го уровня многоуровневого НАС ПД-регулятора

На рис. З пронумерованными прямоугольниками представлены нейроавтоматно-сетевые колонки (НАСК). Прямоугольниками, окрашенными в белый цвет, представлены «положительные» НАСК, а в серый цвет - «отрицательные». Линиями, соединяющими НАСК, обозначены коммутационные структуры [39], предназначенные для организации коллективного взаимодействия НА-ов., принадлежащих НАСК. Пронумерованными от 1 до 8 контурными линиями обозначены базовые нейроавтоматно-сетевые структуры, предназначенные для выполнения целочисленных операций «копирования», «ветвления», «слияния», арифметического сложения и деления. Более подробно вышесказанное описывается в [40]. Прежде чем перейти к оценке отказоустойчивости r-го уровня многоуровневого НАС ПД-регулятора проанализируем его импульсные передаточные функции (ИПФ), представленные рис. 4-5 для b₀= K·0.6, b₁ = -K·0.5 и для различных значений коэффициента а₁∈[-0.02, -1]





Проанализировав рис. (4-5), констатируем, что длина рассмотренных импульсных характеристики НАС регуляторов конечна.

Это объясняется нелинейностью разностных уравнений (14-15).

Известно [40], что рекурсивный фильтр (10) обладает импульсной характеристикой бесконечной длины.



Рис. 5. ИПФ r-го уровня многоуровневого НАС ПДрегулятора для различных значений полюса a1

Нам удалось импульсную характеристику бесконечной длины (10) аппроксимировать суммой конечных импульсных характеристик г-ых уровней (14) многоуровневого НАС ПД-регулятора. Зависимость длины ИПФ многоуровневого НАС ПД-регулятора от значения полюса a1 показана на рис. 6.



Рис. 6. Зависимость длины ИПФ многоуровневого ПДрегулятора от значения полюса а1

НАС ПД-регулятор, описанный системой уравнений (14-15), является устойчивым, как и классический рекурсивный фильтр (10), который он реализует, когда его полюсы (в данном случае полюс a1) передаточной функции находятся внутри окружности единичного радиуса. Когда полюс находится на окружности единичного радиуса (a₁ = 1), НАС ПД-регулятор становится неустойчивым. Длина его импульсной характеристики равна бесконечности (рис. 5г).

Рассчитаем отказоустойчивость r-го уровня многоуровневого НАС ПД-регулятора. Под отказоустойчивостью понимается способность систем (часто компьютерных) продолжать функционировать не чувствуя отказов одного или более ее компонентов. Отказоустойчивость - это мера оценки нечувствительности системы к возникшим в ней неисправностям (отказам) [14]. В качестве меры отказоустойчивости примем промежуток времени, в течение которого отказы НА-ов никоим образом не влияют на точность вычисления ИПФ, описанною системой уравнений (14-15). Для этого необходимо, чтобы число НА-ов г-го уровня многоуровневого НАС ПД-регулятора было не меньше критического числа. Рассчитаем критическое число НА-ов следующим образом. Подадим на вход rго «положительного» уровня НАС ПД-регулятора числовую последовательность возможных значений {0, 1} входного сигнала. xri и посчитаем значения сигналов в нейроавтоматных колонках восьми базовых нейроавтоматно-сетевых структур НАС ПД-регулятора (рис. 3). Максимально возможные значения сигналов в базовых нейроавтоматно-сетевых структурах НАС ПДрегулятора определяют количество нейроавтоматов в соответствующих базовых структурах, необходимых для их правильного функционирования. Значения сигналов г-го уровня многоуровневого НАС ПД-регулятора показаны на рис. 7.

Максимальное значение входного сигнала хгі равно единице (см. рис. 4а). Он проходит через 0, 1 и 3 НАК. Значит перечисленные НАК должны иметь по одному НА. Входной сигнал из НАК 1 умножается на коэффициент $<b_0g>$ d и поступает на вторую НАК. Его максимальное значение равно 6 (см. рис. 46). Значит, вторая НАК должна иметь 6 НА-ов. Выходной сигнал с третьей НАК, выполняющей роль запаздывающего звена, поступает на вход четвертого НАК. Его максимальное значение по-прежнему остается равным единице. Четвертая НАК должна иметь один НА. Сигнал четвертой НАК умножается на коэффициент $<b_1g>$ d и попадает на «минус» пятую НАК. Максимально возможное значение сигнала равно -5 (см. рис. 4в). «Минус» пятая НАК должна иметь ПЯС.

Выходные сигналы с +2 и -5 НАК поступают на входы +6 и -6 НАК суммирующего блока. Если результат алгебраического сложения положительный, то он образуется в +6 НАК, если отрицательный – на -6. Максимально возможное значение результата суммирования <b₀g>x_{ri} + <b₁g>xr_(i-1) (см. рис. 4ж) для +6 НАК равно 6, для -6 НАК равно 5. Число необходимых НА-ов для ±6 НАК равно 11. Максимальное значение сигнала, приходящего из +6 НАК в +8 НАК умножается на коэффициент d = 10 и равняется 60. Максимальное значение сигнала на -8 НАК, приходящего из -6 НАК, умноженного на коэффициент d = 10 равно -50. Суммарное количество НА-ов в ±8 НАК равно 110. Максимальное значение выходного сигнала на +10 НАК равно 60. Максимальное значение выходного сигнала на -10 НАК равно -50.



Рис. 7. Значения сигналов в базовых нейроавтоматных структурах r-го уровня многоуровневого НАС ПД-регулятора

Суммарное количество НА-ов в ±10 НАК равно 110. Ровно столько же НА-ов (110) имеют и ±11 НАК. Максимальное значение сигнала обратной связи на +12 НАК равно 1, на -12 НАК -1. Количество НА-ов в ±12 и ±7 НАК равно 2. Критическое число НА-ов в 0, 1, 2, 3, 4, -5, ±6, ±7, ±8, ±9, ±10, ±11,±12 НАК каждого г-го уровня многоуровневого НАС ПД-регулятора, необходимое для точного вычисления У_{гі} (14) выходной последовательности, представлено в табл. 1.

Таблица 1

Критическое число НА-ов в НАК каждого г-го уровня многоуровневого НАС ПД-регулятора

N⁰ HAK	0	1	2	3	4	-5	± 6	±7	±8	±9	±10	±11	±12
Число НА	1	1	6	1	1	5	11	2	110	11	110	110	2

Общее критическое число НА-ов каждого г-го уровня многоуровневого НАС ПД-регулятора равно 371. Для отказоустойчивости МНАС-регуляторов необходима «избыточность» НА-ов. Рассчитаем число НА-ов которое можно разместить на кристалле исходя из следующего. Примем, что число вентилей, необходимых для реализации одного НА на кристалле равно 2250 (как у микропроцессора INTEL 4004), а допустимое число вентилей на кристалле равныо 500-00000. Тогда допустимое число НА-ов, которое можно разместить на кристалле равно $\cong 2^{14.44} \cong 22222$. По формуле (8) рассчитаем отказоустойчивость многоуровневого НАС ПД-регулятора при интенсивности отказов $\lambda = 1/M = 0.0001$, где M = 10000 часов – наработка на отказ. График зависимости времени нечувствительности многоуровневого НАС ПД-регулятора к отказам в зависимости от исходного числа НА-ов показан на рис. 8.



Рис. 8. График зависимости времени нечувствительности многоуровневого НАС ПД-регулятора к отказам в зависимости от исходного числа НА-ов

Вертикальной пунктирной линией на рис. 8 отмечено максимально допустимое значение s=14.44, что соответствует отказоустойчивости равной 40928.4 часов.

6. Оценка отказоустойчивости НАС ПД-регулятора при отказе НА-ов и коммутационных структур нейроавтоматных сетей.

Коммутационные структуры нейроавтоматных сетей на рис. З показаны линиями, соединяющими НАК. Оценка отказоустойчивости НАС ПД-регулятора при допущении только отказов НА-ов рассмотрена выше. Коммутационные структуры нейроавтоматных сетей реализованы в виде однородных спонтанных стохастических двунаправленных коммутационных структур [41] и спонтанных стохастических матричных коммутационных структур [38]. Их основными компонентами являются однородные ориентированные стохастические коммутационные структуры, обладающие практически заданной отказоустойчивостью [41]. Количество КС г-го уровня многоуровневого НАС ПД-регулятора (рис. 3) равно 40.

Их необходимо разместить на кристалле. Структура КС намного проще структуры НА. Примем, что необходимое число вентилей, необходимое для размещения одной КС на кристалле, такое же, какое было принято для размещения НА (2250 вентилей). Всего для размещения на кристалле сорока КА потребуется 90000 вентилей.

Тогда для размещения НА на кристалле остается 49910000 вентилей, на которых можно разместить 49910000/4004 = 22182 НА. На рис. 8 вертикальной пунктирной линией отмечено предельно возможное значение s для реализации г-го уровня многоуровневого НАС ПД-регулятора на кристалле. Ранее рассчитанное значение s для размещения только НА-ов равнялось 14.44 с точностью 0.001. С учетом размещения на кристалле ещё и КС значение s стало равным 14.437. Отказоустойчивость оценивается 40907.6 часами. В течение этого периода времени вероятность безотказной работы НАС ПД-регулятора равна единице. Это утверждение подтверждается теорией надежности систем из однотипных элементов [46]. Вероятность безотказной работы систем из однотипных элементов определяется по приближенной формуле, взятой из [46], и приведенной ниже:

$$P(\chi, y_1, t) \approx e^{-\frac{t}{T(\chi, y_1)}}, (16)$$

где $\chi = \frac{i}{N}$ - доля отказавших элементов в момент времени t = 0, N – число элементов, i – число отказавших , $y = \frac{n}{N}$ - доля отказавших элементов в текущий момент времени t, $y_1 = 1 - \frac{N_K}{N}$ - доля отказавших элементов в момент времени , когда число оставшихся работоспособных элементов достигло критического числа Nk, $T(\chi, y_1)$ - средняя наработка на отказ элемента, определяемая формулой (1.19) в [46].

В нашем случае интенсивности отказов и «восстановление» НА-ов равны между собой в периоде времени t [0, tk], где tk – время, за которое число исправных НА-ов достигло критического числа.

Тогда на этом промежутке времени средняя наработка на отказ НА-та равна бесконечности, а вероятность безотказной работы НАС ПД-регулятора $P(0,y_1,t)=1$.

Что же касается обеспечения заданной отказоустойчивости таких компонентов многоуровневых НАС ПД-регуляторов как НАСП, СВП и выходного сумматора, то ее можно достичь классическими способами.

7. Живучесть НАС ПД-регулятора

После периода отказоустойчивости наступает период живучести [44]. Регулятор становится чувствителен к отказам НА-ов и межнейроавтоматных коммутационных структур. Он продолжает функционировать, но не точно. Ошибки на выходах г-ых уровнях многоуровневого НАС ПД-регулятора суммируются в выходном сумматоре и накапливаются в у[iT] (рис. 1) сигнале.

Рассмотрим крайний случай, когда отказы, вызванные естественным старением элементов или искусственно внесенным возмущением, таким как например, ядерный электромагнитный импульс в результате детонации ядерного заряда, приводящий к отказу уровней многоуровневого НАС ПД-регулятора. В работе [45], посвященной проектированию отказоустойчивых систем управления, использующего нейроавтоматно сетевую концепцию, приведены результаты стабилизации неустойчивого динамического объекта НАС ПД-регулятором при отказе 20 уровней регулятора.

Параметры НАС ПД-регулятора были такие же, какие приведены в (10). Качество регулирования неустойчивым динамическим объектом ухудшилось. Система автоматического регулирования (САР) перешла в автоколебательный режим, но оставалась устойчивой.

На рис. (9-10) соответственно приведены фазовые портреты системы стабилизации, взятые из [45], когда система была нечувствительна к отказам, и после отказа 20 уровней НАС ПД-регулятора.



Рис. 9. Фазовый портрет системы стабилизации, когда система была нечувствительна к отказам (взят из [45])



Рис. 10. Фазовый портрет системы стабилизации после отказа 20 уровней НАС ПД-регулятора (взят из [45])

Система регулирования продолжает выполнять свою функцию с ухудшением качества регулирования. Потребуется отказ еще 60 слоев НАС ПД-регулятора для L=256, чтобы система автоматического регулирования перестала функционировать.

Если положить, что на многоуровневый НАС ПД-регулятора больше не поступят внешние разрушительные воздействия, то САР будет продолжать «жить» еще 101604 часов.

Количество НА-ов и межнейроавтоматных коммутационных структур многоуровневый НАС ПД-регулятора в шестидесяти его уровнях равно $60 \times 431 = 25860 \cong 2^{14.65843}$ с точностью до 0.1. Время, которое понадобится для отказа указанного числа элементов, рассчитанное по формуле (8) равно 101604 часов, или \cong 11.6 лет.

Здесь приведен частный случай отказа уровней НАС ПД-регулятора. В общем случае следует оценить вероятность живучести НАС ПД-регулятора при случайных распределениях отказов НА-ов по всем его уровням. Формально эту оценку можно получить по формуле 16. В этом случае необходимо определить суммарную интенсивность отказов элементов [46], и рассчитать вероятность живучести по формуле (16):

$$P(y_1, y_2, t) \approx e^{-\frac{t}{T(y_1, y_2)}},$$
 (17)

где $y_2 = [y_1, y_k] - доля отказавших элементов в пределах$ $от <math>y_1 = 1 - \frac{N_K}{N}$ до y_k – числа отказавших НА-ов, при котором происходит отказ НАС ПД-регулятора. При этом интенсивности отказов элементов НАС ПД-регулятора осталась прежней, в то время как интенсивность «восстановления» НА-ов равна нулю. В этом случае $T(y_1, y_2)$ - действительное число. Вероятность живучести есть убывающая функция на интервале времени $[t_1, t_2]$, где t_1 – время, когда число отказавших НА-ов достигло критического уровня, t_2 – время, когда число отказавших НА-ов привело к отказу НАС ПД-регулятора.

Качественная картина вероятности отказоустойчивости и живучести НАС ПД-регулятора показана на рис.11.



Рис. 11. Качественная картина вероятности отказоустойчивости и живучести НАС ПД-регулятора

8. Выводы

- Рассмотрен синтез НАСМ-регуляторов, не требующих никаких встроенных средств обнаружения, отыскания и устранения неисправностей, на примере синтеза нейроавтоматно-сетевого многоуровневого пропорционально-дифференциального регулятора.

- Предложен метод расчета отказоустойчивости и живучести нейроавтоматно-сетевого многоуровневых регуляторов.

- Время отказоустойчивости и живучести нейроавтоматно-сетевого многоуровневого пропорционально-дифференциального регулятора, превысило соответственно в 4.1 раза и в 101.604 раза наработку на отказ элементов (с наработкой на отказ 10000 часов), из которых он построен.

Литература

- Emmerson M.D. and Damper R.I. Determining and Improving the Fault Tolerance of Multilayer perceptions in a pattern-recognition application //IEEE Trans. Neural Networks. 1993. Vol. 14, No.5, - P. 788-793.
- Phatak D.S., Koren I. Complete and Partial Fault-Tolerant Networks // IEEE Trans. Neural Networks. - 1993. Vol. 6, No.12, - P. 446-456.
- Tohma Y. and Koyanagi Y. Fault-Tolerant Design of Neural Networks for Solving Optimization Problem //IEEE Trans. Comput. - 1996. Vol. 45, No.12, - P. 1450-1455.
- Fuhrman C.P., Chutani S., and Nussbaumer H.J. Hardware/Software Fault Tolerance with Multiple Task Modular Redundancy //Proc. of Int'l Sump. On Computers and Communications (JSCC). - 1995. P. 171-177.
- Tan Y. and Yanya T. Fault-Tolerant Backpropagation Model And Its Generation Ability // Proc. of Int'l Join Conf. Neural Networks. - 1993. P. 2516-2519.

- Simon D. Distributed Fault tolerance in Optimal Interpolation Nets //IEEE Trans. Neural Networks. – 2001. Vol. 12, No.6, - P. 1348-1357.
- Muler U.A. et.al. Achieving Supercomputer Performance for Neural Net Simulation with An Array of Digital Signal Processors //Parallel Computing. – 1998. Vol. 14, No.3, - P. 329-346.
- Yamamori K. Abe T. and Horiguchi S. Theoretical Performance Evaluation of Parallel Back-Propagation Algorithm //Proc. Of Int'l Conf. on PDPTA. – 1998. P. 1095-1102.
- Whitley D., Hanson T. Optimizing Neural Networks Using Faster, More Accurate Genetic Search // Proc. of Int'l Join Conf. on Genetic Algorithms (ICGA-89). - 1989. P. 391-396.
- Montana D., Davis L. Training Feedforward Neural Networks Using Genetic Algorithms // Proc. of Int'l Joint Conf. on Artificial Intelligence (IGCAI-89). - 1989. P. 762-767.
- Kitano H. Empirical Studies on the Speed of Convergence of Neural Networks Training using Genetic Algorithms // Proc. of National Conf. Artificial Intelligence. - 1990. Vol. 2 P. 789-795.
- Eiko Sugawara, Masaru Fukushi, Susumu Horiguchi. Fault Tolerant Multi-layer Networks with GA Training //Proceeding of the 18th IEEE International Symposium on Defect and Fault Tolerance in VLSI System (DFT'03) 1063 – 67-22/03 \$ 17.00 © 2003 IEEE.
- ТУ Ю.Т. Цифровые и импульсные системы автоматического регулирования. М.: Машиностроение, 1964. – 704 с.
- Острём К.,Виттенмарк Б. Системы управления с ЭВМ. – М.: Мир, 1987. – 480 с.
- Сапожников Р.А., Бессонов А.А., Шоломицкий А.Г. Надежность автоматических управляющих систем. - М.: Высшая школа, 1964. – 264 с.
- Райкин А.Л. Элементы теории надежности для проектирования технических систем. - М.: Советское радио, 1967. – 264 с.
- Нечипоренко В.И. Структурный анализ и методы построения надежных систем. - М.: Советское радио, 1968. – 142 с.
- Рябинин И.А., Черкасов Г.Н. Логико-вероятностные методы исследования надежности структурно-сложных систем. - М.: Радио и связь, 1981. – 264 с.
- Методы анализа и синтеза структур управляющих систем / Волик Б.Г., Буянов Б.Б., Лубков Н.В., Максимов В.И., Степанян В.С. - М.: Энерноатомиздат, 1988. – 296 с.
- Коваленко А.Е., Гула В.В. Отказоустойчивые микропроцессорные системы. – К.: Техніка, 1986. – 150 с. – М.: Мир, 1991. – 672 с.
- Березюк Н.Т., Гапунин А.И., Подлесный Н.И. Живучесть микропроцессорных систем управления. – К.: Техніка, 1986. – 219 с.
- 22. Кун С. Матричные процессоры на СБИС.
- Автоматы / Шеннон К.Е., Маккарти Д. М: Иностранная литература, 1956. – 404 с.
- Винер Н. Кибернетика, или Управление и связь в животном и машине. – М.: Сов радио, 1968. – 326 с.
- Moore E.F., Shannon C.E. Reliable circuits using less reliable relays // J. Franklin Inst.–1956. Vol. 262, P.1, № 3; P. 2, № 4.

- Евреинов Э.В. Однородные вычислительные системы, структуры и среды. – М.: Радио и связь, 1981. – 208 с.
- 27. Haykin S. Neural networks: a comprehensive Foundation.
 Prentice Hall, Upper Saddle River? New Jersey 07458, 1999. 842 p.
- Филиппенко О.И., Филиппенко И.Г. Биологические, искусственные и нейроавтоматные сети – сравнительный анализ, Часть З. Искусственные нейроавтоматные сети // Восточно-Европейский журнал передовых технологий. – 2005. - №4/2 (16). - С.29 – 41.
- 29. Filippenko I.G., Glushakova A.U. Reliable, Fault-Tolerance and Enduring Unconventional Neurocalculation // BRNO University of Technology, Faculty of Mechanical Engineering, INSTITUTE of Automation and Computer Science, MENDEL'99, 5th International Conference on Soft Computing. June 9-12, 1999, Brno, Czech Republic. P. 345-350.
- 30. Оппенгейм А.В., Шафер Р.В. М.: Связь, 1979. 416 с.
- 31. Филиппенко О. И., Глушакова А.Ю., Филиппенко И.Г. Преобразование разностных уравнений линейных цифровых фильтров прямой формы реализации к целочисленному целозначному виду // Інформаційно-керуючі системі на залізничному транспорті. - 2004. - № 2. - С. 49 – 57.
- 32. Филиппенко О. И., Глушакова А.Ю., Филиппенко И.Г. Преобразование разностных уравнений линейных цифровых фильтров каскадной формы реализации к целочисленному целозначному виду // Інформаційно-керуючі системі на залізничному транспорті. - 2004. - № 6. - С. 68 – 77.
- Филиппенко О.И. Преобразование разностных уравнений цифровых фильтров параллельной формы реализации к целочисленному виду. // Радиоэлектроника и информатика. – 2005. – №4. С. 39 - 45.
- 34. Филиппенко О.И. Принципы калибровочной симметрии сигналов и передаточных функций составляющие отказоустойчивой структуры // Інформаційно-керуючі системі на залізничному транспорті. 2004. № 4,5. С. 76 77.
- 35. Филиппенко О. И. Проектирование нейроавтоматно сетевых регуляторов прямой, каскадной и параллельной форм представления. Часть 1. Прямая форма представления // Восточно-Европейский журнал передовых технологий. – 2005. - №6/2 (18). - С. 61–68.
- 36. Филиппенко О. И. Проектирование нейроавтоматно сетевых регуляторов прямой, каскадной и параллельной форм представления. Часть 2. Каскадная форма представления // Восточно-Европейский журнал передовых технологий. – 2006. - №1/2 (19). - С. 27–32.
- Филиппенко О. И. Проектирование нейроавтоматно сетевых регуляторов прямой, каскадной и параллельной форм представления. Часть З. Параллельная форма представления // Восточно-Европейский журнал передовых технологий. – 2006. - 2/2 (20), 2006, С. 132–139.
- Филиппенко О. И. Преобразование матричных уравнений цифровых фильтров прямой формы представления к целочисленному, целозначному виду // Восточно-Европейский журнал передовых технологий. – 2006.
 №4/2 (22). - С. 15–17.

- 39. Филиппенко О.И. Спонтанные стохастические матричные коммутационные структуры. 2008. №4/6 (33). С. 50–57.
- Филиппенко О.И., Филиппенко И.Г. Биологические, искусственные и нейроавтоматные сети сравнительный анализ, Часть
 Искусственные нейроавтоматные сети // Восточно-Европейский журнал передовых технологий. 2005. №4/2 (16). С.29 41.
- 41. Уидро Б., Стирнз С. Адаптивная обработка сигналов. М.: Радио и связь, 1989. 440 с.
- Филиппенко О.И. Однородные спонтанные стохастические двунаправленные коммутационные структуры нейроавтоматных сетей. – 2008. - №1/3 (33). - С. 50–57.
- Филиппенко О.И. Оценка отказоустойчивости однородных ориентированных стохастических коммутационных структур. – 2008. - №1/2 (31). - С. 53–58.
- 44. Введение в теорию живучести вычислительных систем / Додонов А.Г., Кузнецова М.Г., Горбачик Е.С. / Под ред. Гуляев В.А. К.: Наук. Думка, 1990. 184 с.
- 45. Filippenko O., Sobolev Yu., Filippenko I. Designing fault-tolerant control systems using neuro-automaton network concept // Eastern-European Journal of Enterprise Technologies. - 2004.-Vol.7, № 1.-P.61-67
- 46. Ивлев В.В. Надежность систем из однотипных элементов. М.: Радио и связь, 1986. 96 с.

УДК 62-503.57:622.24

ОПТИМІЗАЦІЯ ПРОЦЕСУ ПОГЛИБЛЕННЯ СВЕРДЛОВИН НА ЗАСАДАХ ГЕНЕТИЧНИХ АЛГОРИТМІВ

М.І. Горбійчук Завідувач кафедри* e-mail: ksm@nung.edu.ua

Т.В. Гуменюк

Асистент* *Кафедра комп'ютерних систем та мереж Івано-Франківський Національний технічний університет нафти і газу вул. Карпатська, 15, м. Івано-Франківськ, Україна, 76019 Контактний тел.: 8 (03422) 50-45-21 e-mail: tarasKSM@meta.ua

Розглянуте питання моделювання процесу поглиблення свердловини. Застосовано генетичний алгоритм для успішно розв'язана задача оптимізації процесу поглиблення свердловини для випадку, коли цільова функція має несприятливу топологію, а область обмежень є не випуклою. Представлено приклад сатосування даного алгоритму для умов буріння однієї із свердловин Прикарпаття

-

Збільшення глибини свердловини, розбурювання родовищ у важкодоступних районах, на континентальному шельфі призводить до подальшого росту витрат, ефективне використання яких визначається рівнем розвитку техніки та технології процесу буріння. Головним завданням вдосконалення технології процесу буріння є забезпечення будівництва свердловини у найкоротший строк з найменшими витратами. Вирішення цієї проблеми в даний час пов'язується з подальшим підвищенням темпів і якості будівництва свердловин, оснащенням сучасними технічними засобами, впровадження прогресивних технологій. Будівництво свердловин у нашій країні ведеться із застосуванням трьох способів обертового буріння: турбінного, роторного і з застосуванням електробурів.

Серед комплексу технологічних процесів будівництва свердловини основним вважається поглиблення стовбура в заданому напрямку на задану глибину